

ODE4EC-DIG

Open Design Environment for European Chips - Digital SoC Design

Programm / Ausschreibung	DST 24/26, Internationale DST 2025, Chips JU - CEI: Open Source EDA Tools	Status	laufend
Projektstart	01.06.2026	Projektende	31.05.2029
Zeitraum	2026 - 2029	Projektlaufzeit	36 Monate
Barwert der Projektförderung	€ 101.872		
Keywords	Open-source EDA tool flow; digitale SoCs; Interoperabilität; Mikroelektronik-Ökosystem		

Projektbeschreibung

ODE4EC-DIG hat das Ziel, einen vollständigen, quelloffenen Electronic Design Automation (EDA)-Flow für digitale System-on-Chip (SoC)-Designs zu entwickeln, der auf fortschrittliche 65-28nm-Technologieknoten abzielt. Das Projekt adressiert Europas Abhängigkeit von teuren, ausländischen EDA-Werkzeugen, indem es zugängliche Alternativen für Forschung und KMU schafft und die Kosten für industrielle Design-Flows senkt. Das Hauptziel ist die Bereitstellung eines integrierten High-Level-zu-GDSII-Flows, der eine automatisierte ASIC-Erstellung von C/C++ bis zum physischen Layout ermöglicht.

Um dieses Ziel zu erreichen, wird das Projekt die Qualität, Stabilität und Zuverlässigkeit der zentralen EDA-Werkzeuge verbessern. Es wird genauere Timing-Modelle und dynamische Leistungsabschätzungen liefern. Die Interoperabilität der Werkzeuge und die Orchestrierung des Flows werden durch standardisierte APIs verbessert, die zugleich nachhaltige und reproduzierbare Design-Flows sicherstellen. Maschinelles Lernen wird zur automatisierten Mehrzieloptimierung eingesetzt, um die PPA-Metriken (Power, Performance, Area) zu verbessern. Die Speicherintegration wird durch die Entwicklung einer standardisierten Schnittstelle und validierter SRAM-Makros vereinfacht. Das Projekt wird zudem fortschrittliches Packaging und Die-to-Die-Kommunikation mit offenen Application Design Kits (ADKs) und physischen Demonstratoren unterstützen. Die Werkzeuge werden durch rigorose Tests und mehrere Tapeouts validiert. Das Konsortium basiert auf einer starken und aktiven Entwickler-Community und strebt danach, mehr Nutzer einzubinden, die zur Weiterentwicklung und Pflege quelloffener EDA-Werkzeuge beitragen können. Durch die Förderung von Wissensaustausch und Zusammenarbeit will ODE4EC-DIG die Verbreitung quelloffener EDA-Lösungen beschleunigen und das Wachstum des europäischen Mikroelektronik-Ökosystems vorantreiben.

ODE4EC-DIG adressiert den Förderaufruf „Entwicklung quelloffener EDA-Werkzeuge“ und zielt darauf ab, Open-Source-EDA-Tools für großflächige Designs zu verbessern und bereitzustellen. Der Fokus liegt auf parasitärer Extraktion, Speichergeneratoren, hierarchischen Flows, Timing- und Leistungsanalyse sowie SoC-Integration – im Einklang mit dem Chips JU mehrjährigen Arbeitsprogramm 2023–2027.

Abstract

ODE4EC-DIG aims to develop a complete, open-source Electronic Design Automation (EDA) flow for digital System-on-Chip (SoC) design, targeting advanced 65-28nm technology nodes. This project addresses Europe's dependency on costly, foreign EDA tools by creating accessible alternatives for research and SMEs, and reducing costs for industrial design flows. The primary objective is to deliver an integrated high-level to GDSII design flow, enabling automated ASIC generation from C/C++ to physical layout.

To achieve this goal, the project will improve the quality, stability, and reliability of the core EDA tools. It will provide more accurate timing models and dynamic power estimations. Tool interoperability and flow orchestration will be improved through standardized APIs, which will also ensure sustainable and reproducible design flows. Machine learning will automate multi-objective optimization to improve PPA (Power, Performance, and Area) metrics. Memory integration will be streamlined by developing a standard interface and validated SRAM macros. The project will also support advanced packaging and die-to-die communication with open Application Design Kits (ADKs) and physical demonstrators. The tools will be validated through rigorous testing and multiple tapeouts. The consortium is built on a strong and active community of developers and strives to involve more users who can contribute to developing and maintaining open-source EDA tools. By facilitating knowledge sharing and collaboration, ODE4EC-DIG aims to accelerate the adoption of open-source EDA solutions and drive the growth of the European microelectronics ecosystem.

ODE4EC-DIG addresses the "Open-source EDA tools development" call, aiming to improve and deliver open-source EDA tools for large-scale designs. It focuses on parasitic extraction, memory generators, hierarchical flows, timing and power analysis, and SoC integration, aligning with the Chips JU Multi Annual Work programme 2023-2027.

Projektpartner

- YosysHQ GmbH