# SParQ

Scalable Parallelizable Quantum Computing

| | | | |
|---|---|---|---|
| **Programm / Ausschreibung** | Quantenforschung (QFTE), Quantenforschung und -technologie (QFTE), QFTE 2020 national | **Status** | abgeschlossen |
| **Projektstart** | 01.06.2021 | **Projektende** | 31.05.2024 |
| **Zeitraum** | 2021 - 2024 | **Projektlaufzeit** | 36 Monate |
| **Keywords** | Skalierbarkeit; Parallelisierung; Quantenoptimierung | | |

## Projektbeschreibung

Das weltweite Rennen um den ersten Quantum Computer, der industrierelevante Probleme schneller lösen kann als jeder klassische Computer, ist vor allem eine Frage der Skalierbarkeit der Architektur. Dabei wird es entscheidend sein, Hardware und Algorithmen gleichermaßen zu betrachten. Derzeit bestehen die führenden Quantencomputer aus ca. 70 Quanten-Bits (Qubits) und können noch keine praktischen Probleme lösen. Auf die Frage der Skalierung der Plattformen, die ab mehreren 1.000 Qubits immer größere Bedeutung einnehmen wird, gibt es daher noch keine Antwort. Diese Anzahl an Qubits wird in den nächsten Jahren erreicht werden, weshalb wir jetzt Lösungen für das Skalierungsproblem entwickeln müssen. Damit sichern wir uns die Pionierstellung für einen skalierbaren Quantencomputer. Konkret stehen State-of-the-Art Methoden vor mehreren Herausforderungen. Unter anderem sind keine Wechselwirkungen zwischen Qubits, die nicht direkt verbunden sind, möglich. Dies wird derzeit durch SWAP Operationen gelöst, die allerdings Teile des Chips blockieren und damit nicht skalierbar sind. Ebenso gibt es noch keine Antwort darauf, wie mit der Kumulierung von Fehlern von Gattern durch die Skalierung umgegangen werden soll.

Die von uns vorgeschlagene Lösung ist die Parallelisierung von Operationen am Quantenchip. Parallelisierung am Quantencomputer ist ein Gebiet, in dem ParityQC die weltweite Pionierstellung einnimmt. Ein Grund dafür ist, dass die von ParityQC patentierte ParityQC Architektur durch ihre intrinsischen Eigenschaften derzeit die einzige voll parallelisierbare und programmierbare Quantenarchitektur ist. Andere Gatter-basierte Algorithmen enkodieren das Problem in den Quantengattern. Damit sind die Gatter bei jedem Problem unterschiedlich und müssen eigens kompiliert werden. Bei der ParityQC Architektur werden Quantengatter nur zwischen nächsten Nachbarn benötigt und sind damit für jedes Problem parallelisierbar.

Derzeit gibt es noch keine Parallelisierunslösungen, sondern nur sogenannte Transpiler am Markt bzw. spezialisierte Algorithmen, die nur ein bestimmtes Problem lösen. Die Entwicklung eines universellen Parallelisierungspakets für beliebige Optimierungsprobleme ist das Ziel von SParQ. Gleichzeitig mit der Entwicklung der Algorithmen von ParityQC entwickelt Pasqal parallelisierte Gatter in ihrer Hardwareplattform, womit wir erste Benchmarks innerhalb des Projektes präsentieren werden.

Wir entwickeln eine plattform-übergreifende Lösung für die Skalierung von Quantenchips und werden den weltweiten Standard für Parallelisierung am Quantencomputer setzen.

## Abstract

The worldwide race for the first quantum computer, that can solve industry-relevant problems faster than any classic computer, will primarily be decided by the question of the scalability of the architecture. It will be crucial to look at hardware and algorithms equally. The leading quantum computers currently consist of around 70 quantum bits (qubits) and cannot yet solve any practical problems. There are still no answers to the question of the scaling of the platforms, which will become increasingly important when we reach several 1,000 qubits. This number of qubits will be achieved in the next few years and this is why now is the ideal time to develop solutions for the scaling problem and thus secure a pioneering position.
State-of-the-art methods face several challenges. Among other things, no interactions between qubits that are directly connected are possible. This is currently being solved by SWAP operations, which, however, block parts of the chip and are therefore not scalable. Likewise, there is still no answer on how to deal with the accumulation of errors from gates through scaling.

The solution we propose is the parallelization of operations on a quantum chip. Parallelization on the quantum computer is an area in which ParityQC is a global pioneer. One reason for this is that the patented ParityQC architecture is currently the only fully parallelizable quantum architecture due to its intrinsic properties. Other gate-based algorithms encode the problem in quantum gates. This means that the gates are different for each problem and must be compiled separately. With the ParityQC architecture, quantum gates are only required between the closest neighbors and can be highly parallelized for every problem.

At the moment there are no specialized parallelization packages, only so-called transpilers on the market or specialized algorithms that only solve a certain problem. The aim of SParQ is to develop a universal parallelization package for any optimization problem. Simultaneously with the development of ParityQC's algorithms, Pasqal is developing parallelized gates in its hardware platform, with which we will present the first benchmarks within the project.

We are developing a cross-platform solution for scaling quantum chips and will set the global standard for parallelization on quantum computers.

## Projektkoordinator

- Parity Quantum Computing GmbH

## Projektpartner

- Pasqal