

# ParityOS Universal

ParityOS Universal

<b>Programm / Ausschreibung</b>	IWI 24/26, IWI 24/26, Basisprogramm Ausschreibung 2025	<b>Status</b>	abgeschlossen
<b>Projektstart</b>	01.11.2024	<b>Projektende</b>	31.10.2025
<b>Zeitraum</b>	2024 - 2025	<b>Projektlaufzeit</b>	12 Monate
<b>Keywords</b>			

## Projektbeschreibung

Die ParityQC Architektur mit dem zugehörigen Betriebssystem ParityOS ist dafür bekannt, schwierige Optimierungsprobleme so auf Quantenchips abzubilden, dass nur lokale Wechselwirkungen zwischen Qubits notwendig sind und so eine effiziente Lösung ermöglicht wird. Im Vorgängerprojekt „ParityOS“ wurde die notwendige Software dafür entwickelt und für Anwender bereitgestellt.

Forschungsergebnisse der letzten Jahre legen nun nahe, dass die ParityQC Architektur nicht nur für Optimierungsprobleme Vorteile bringt, sondern auch die Ausführung bestimmter universeller Quantenalgorithmen durch die Parallelisierung von Gattersequenzen signifikant beschleunigen kann. Prominente Beispiele dafür sind die Quantenfouriertransformation (QFT), die einen wichtigen Baustein von Shor's Faktorisierungsalgorithmus darstellt, oder der Quantum Approximate Optimization Algorithm (QAOA), der für Optimierungsprobleme verwendet wird.

Der Preis, der für diese Reduktion der Ausführungszeit bezahlt wird, ist eine höhere Anzahl an verwendeten Qubits, da Information redundant enkodiert wird. Dieser Überschuss an Qubits kann jedoch genutzt werden, um auftretende Fehler während der Ausführung von Algorithmen teilweise zu detektieren und zu korrigieren. Daher weist die ParityQC Architektur eine teilweise Fehlertoleranz auf, die es erheblich vereinfacht, mit entsprechender Hardware vollständig fehlerresistente Quantenoperationen zu implementieren. In einem weiteren Schritt können die Quantenalgorithmen mit einem kürzlich entwickelten Protokoll auf der Basis von Messungen in der ParityQC Architektur ausgeführt werden, was die Effizienz je nach verwendeter Hardwareplattform noch weiter steigern kann.

Ziel dieses Projekts ist es, nun auch die oben genannten Vorteile für universelle Quantenalgorithmen für Anwender zugänglich zu machen. Dafür wird eine Software entwickelt, die eine Übersetzung von Quantenalgorithmen auf die ParityQC Architektur ermöglicht, und die resultierenden Gattersequenzen auf einen Quantenchip abbildet. Zudem werden verschiedene Hardwareplattformen analysiert und die Software dafür optimiert. Die Software wird in das bestehende Betriebssystem ParityOS integriert, um die Arbeitsabläufe für Anwender sowie die Wartung möglichst einfach zu gestalten.

## Endberichtkurzfassung

Im Rahmen dieses Projekts wurde die ParityQC Architektur, die durch lokale Qubit-Wechselwirkungen gekennzeichnet ist, erfolgreich für universelle Quantenalgorithmen erschlossen. Aufbauend auf dem bestehenden Betriebssystem ParityOS

konnten wir signifikante Fortschritte bei der Optimierung und effizienten Implementierung komplexer Algorithmen wie Shors Algorithmus, der Quanten-Fouriertransformation (QFT) und dem Quantum Approximate Optimization Algorithm (QAOA) erzielen.

Kern der Entwicklung sind die neuartigen Formalismen „Parity Twine“ und „Parity Flow“. Parity Twine ermöglicht eine Optimierung der Schaltkreistiefe und der Anzahl benötigter Gatter. Die generierten Schaltkreise weisen eine deutlich geringere Tiefe auf als bisherige Implementierungen. Die Optimierung für Hardware mit begrenzter Konnektivität führte zu einer Reduktion der Schaltungstiefe um bis zu zwei Drittel. Der Parity Flow Formalismus ermöglicht die effiziente Verfolgung des Informationsflusses in Quantenschaltkreisen und die Ableitung der Wirkung von Gattern, was die Entwicklung ressourceneffizienter Schaltkreise erlaubt. Zudem wurden grundlegende Bausteine für die Etablierung der Quantenfehlerkorrektur entwickelt, darunter die Minderung von Hardware-Rauschen und Decoder für Fehlersyndrome. Die Integration in ParityOS ermöglicht nun eine einfache Anwendbarkeit und Wartung.

Die Ergebnisse wurden patentiert und in wissenschaftlichen Publikationen veröffentlicht. Das Projekt leistete somit einen wichtigen Beitrag zur Realisierung fehlertoleranter Quantencomputer und erweiterte die Anwendbarkeit der ParityQC Architektur deutlich.

## **Projektpartner**

- Parity Quantum Computing GmbH