

ParityOS Universal

ParityOS Universal

Programm / Ausschreibung	IWI, IWI, Basisprogramm Ausschreibung 2023	Status	abgeschlossen
Projektstart	01.10.2023	Projektende	30.09.2024
Zeitraum	2023 - 2024	Projektlaufzeit	12 Monate
Keywords			

Projektbeschreibung

Die ParityQC Architektur mit dem zugehörigen Betriebssystem ParityOS ist dafür bekannt, schwierige Optimierungsprobleme so auf Quantenchips abzubilden, dass nur lokale Wechselwirkungen zwischen Qubits notwendig sind und so eine effiziente Lösung ermöglicht wird. Im Vorgängerprojekt „ParityOS“ wurde die notwendige Software dafür entwickelt und für Anwender bereitgestellt.

Forschungsergebnisse der letzten Jahre legen nun nahe, dass die ParityQC Architektur nicht nur für Optimierungsprobleme Vorteile bringt, sondern auch die Ausführung bestimmter universeller Quantenalgorithmen durch die Parallelisierung von Gattersequenzen signifikant beschleunigen kann. Prominente Beispiele dafür sind die Quantenfouriertransformation (QFT), die einen wichtigen Baustein von Shor's Faktorisierungsalgorithmus darstellt, oder der Quantum Approximate Optimization Algorithm (QAOA), der für Optimierungsprobleme verwendet wird.

Der Preis, der für diese Reduktion der Ausführungszeit bezahlt wird, ist eine höhere Anzahl an verwendeten Qubits, da Information redundant enkodiert wird. Dieser Überschuss an Qubits kann jedoch genutzt werden, um auftretende Fehler während der Ausführung von Algorithmen teilweise zu detektieren und zu korrigieren. Daher weist die ParityQC Architektur eine teilweise Fehlertoleranz auf, die es erheblich vereinfacht, mit entsprechender Hardware vollständig fehlerresistente Quantenoperationen zu implementieren. In einem weiteren Schritt können die Quantenalgorithmen mit einem kürzlich entwickelten Protokoll auf der Basis von Messungen in der ParityQC Architektur ausgeführt werden, was die Effizienz je nach verwendeter Hardwareplattform noch weiter steigern kann.

Ziel dieses Projekt ist es, nun auch die oben genannten Vorteile für universelle Quantenalgorithmen für Anwender zugänglich zu machen. Dafür wird eine Software entwickelt, die eine Übersetzung von Quantenalgorithmen auf die ParityQC Architektur ermöglicht, und die resultierenden Gattersequenzen auf einen Quantenchip abbildet. Zudem werden verschiedene Hardwareplattformen analysiert und die Software dafür optimiert. Die Software wird in das bestehende Betriebssystem ParityOS integriert, um die Arbeitsabläufe für Anwender sowie die Wartung möglichst einfach zu gestalten.

Endberichtkurzfassung

Das Projekt hat alle Ziele erreicht und effiziente Strategien zur Übersetzung von Quantengattern entwickelt, wobei der Fokus auf Sequenzen von Pauli-Rotationen liegt. Diese ermöglichen eine optimale Darstellung und Verarbeitung beliebiger Quantenschaltkreise. Die Software zur automatisierten und optimierten Übersetzung solcher Sequenzen wird im weiteren

Verlauf des Projekts über ParityOS Nutzern zugänglich gemacht.

Für spezielle Algorithmen wie Shor, QFT und QAOA wurden deterministische Strategien erarbeitet, die selbst große Problem instanzen in polynomieller Zeit in eine effiziente Implementierung in der ParityQC Architektur übersetzen. Die resultierenden Schaltungstiefen der übersetzten Algorithmen setzen insbesondere auf Quantencomputing-Plattformen mit begrenzter Konnektivität neue Rekorde.

Auf Hardware mit Nachbarwechselwirkungen entlang nur einer Dimension konnte die Schaltungstiefe um bis zu $2/3$ reduziert werden, bei Hinzunahme von zusätzlichen Hilfsqubits kann für viele Anwendungen sogar konstante Schaltungstiefe erreicht werden. Besonders hervorzuheben ist der entwickelte grafisch-intuitive Formalismus zur Nachverfolgung von Parity-Transformationen, der sich neben der effizienten Kompilierung auch für Debugging und ein besseres Verständnis von Quantenschaltkreisen als nützlich erwies. Dieser Ansatz wurde international präsentiert, und soll weiter verbreitet werden, um neue Anwendungsgebiete zu erschließen.

Projektpartner

- Parity Quantum Computing GmbH