

ADVANCED

Adaptive Verification and Anomaly Detection for Complex Designs

Programm / Ausschreibung	IKT der Zukunft, IKT der Zukunft - 7. Ausschreibung (2018)	Status	abgeschlossen
Projektstart	01.11.2019	Projektende	31.10.2022
Zeitraum	2019 - 2022	Projektlaufzeit	36 Monate
Keywords	verification, rigorous design, reliability, robustness, anomaly detection, sensitivity analysis		

Projektbeschreibung

Moderne Applikationen in Automobil-, Industrie-, und Verbraucherbereich nutzen zunehmend integrierte mixed-signal Schaltungen (ICs), die digitale und analoge Komponenten in einem Chip kombinieren. Die Interaktion zwischen diskreter und kontinuierlicher Dynamik führt zu komplexem und unvorhersehbarem Verhalten, das schwer zu charakterisieren und zu analysieren ist. Das resultierende Verhalten kann die Zuverlässigkeit und Robustheit von mixed-signal ICs beeinflussen und daher zu einer suboptimalen Chip-Performance und sogar zu kostspieligen Rückrufaktionen führen. Das Erreichen eines robusten Designs ist ein Pareto-Optimierungsproblem, da die Performance maximiert werden soll, während die durch die Umgebung verursachte Störungen auf das Verhalten des Designs minimiert werden sollen.

Die Verifikation und Analyse von mixed-signal ICs ist ein äußerst anspruchsvolles Problem und stellt einen erheblichen Engpass im Chip-Entwicklungszyklus dar. Während bei digitalen Designs der Verifikations- und Testprozess zu einem hohen Grad automatisiert und ausgereift ist, erfordert die Verifikation und Analyse von mixed-signal ICs ein hohes Maß an Expertise und manuellen Aufwand.

ADVANCED wird die aktuelle Situation durch die Bereitstellung systematischer Methoden und Prototyp-Tools zur Bewertung der Zuverlässigkeit und Robustheit von mixed-signal ICs verbessern. Um die Zuverlässigkeit eines mixed-signal ICs zu bewerten, werden wir spezifikationsbasierte und datengesteuerte Verfahren entwickeln, um anomale Muster in Simulationsausführungen zu erkennen. Im spezifikationsbasierten Ansatz werden wir effiziente und effektive Algorithmen entwickeln, um solche anomalen Muster in Zeitreihen finden. In dem datengesteuerten Ansatz werden wir maschinelle Lerntechniken untersuchen, um Ausreißer in Simulationsausführungen zu erkennen.

Um die Robustheit des Designs zu beurteilen, werden wir einen simulationsbasierten, empfindlichkeitsgesteuerten, adaptiven Testansatz entwickeln. Bei gegebenen Schaltungsparametern und funktionalen Anforderungen, werden wir einen Formalismus für die mehrdimensionale Modellierung der Empfindlichkeit des Designs auf unterschiedliche Parametereinstellungen bereitstellen. Zuerst werden wir Methoden für die Abtastung des Parameterraumes und für die Abfrage des Models entwickeln, um robuste Parameterbereiche zu finden. Anschließend werden wir suchbasierte Methoden für das adaptive Testen der Schaltung entwickeln, um die Robustheit des ICs zu maximieren.

Die Projektergebnisse werden die Zuverlässigkeit und Robustheit neuer Designs erheblich verbessern, wodurch Produktqualität erhöht wird und die Anzahl an Rücksendungen erheblich reduziert wird.

ADVANCED sorgt für mehr Rigorosität und Automatisierung bei der Verifikation und Analyse komplexer Designs und erhöht somit die Qualität des resultierenden Systems, während Testzeiten und Produktionskosten reduziert werden. Die Projektergebnisse werden auf einem Chip ausgewertet werden, welcher sowohl im Automobil- als auch im Industriebereich eingesetzt wird, um die allgemeine Anwendbarkeit der entwickelten Methoden und Tools zu demonstrieren.

Abstract

Modern applications in the automotive, industrial, consumer devices and other domains make increasing use of mixed signal integrated circuits (ICs), which combine digital and analogue components into a single chip. The interaction between discrete and continuous dynamics results in complex and unpredictable behaviour that is hard to characterise and analyse. This emergent behaviour can affect reliability and robustness of mixed signal ICs, potentially resulting in sub-optimal performance of the chip, and in the worst case the costly field returns. Achieving robust design is a multi-objective optimization problem to maximize its performance, while minimizing the disturbances that the environment can inflict on the behaviour of the design.

Verification and analysis of mixed signal ICs is an extremely challenging problem that presents an important bottleneck in the chip development lifecycle. In contrast to digital design, in which verification and testing have achieved a high degree of automation and maturity, verification and analysis of mixed signal ICs still rely on significant expert knowledge and manual effort.

ADVANCED will improve this situation by providing systematic methods and prototype tools for assessing reliability and robustness of mixed signal ICs. To evaluate reliability of a mixed-signal IC, we will develop both specification-based and data-driven techniques to detect anomalous patterns in simulation traces. In the specification-based approach, we will devise efficient and effective algorithms for matching such anomalous patterns in time series. In the data-driven approach, we will explore machine learning techniques to detect outliers from simulation traces.

To assess design robustness, we will develop a simulation-based sensitivity-driven adaptive testing approach. Given circuit parameters and functional requirements, we will provide a formalism for multi-dimensional modelling of design sensitivity to different parameter valuations. We will first develop methods to sample the parameter space and to query the model to find robust parameter regions. We will then develop search-based methods for adaptive testing of the circuit, to find the optimal set of parameters that maximize IC's robustness.

The project outcomes will significantly improve reliability and robustness of new designs, resulting in higher product quality and a considerable reduction of field returns. ADVANCED will provide more rigor and automation in the verification and analysis of complex designs and thus will increase the quality of the resulting system while reducing testing time and cost. The project results will be evaluated on a chip that is used in both automotive and industrial domains, thus demonstrating the broad applicability of the developed methods and tools.

Projektkoordinator

- AIT Austrian Institute of Technology GmbH

Projektpartner

- Infineon Technologies Austria AG
- Technische Universität Graz Institute of Information Security (ISEC)